

# **Ridurre la Capacità di Ingresso di un Convertitore Buck con il Multi-Phasing e la Sincronizzazione del Clock**

NOTA:

Questo articolo presenta informazioni preliminari che possono essere soggette a variazioni. Pertanto tutte le informazioni contenute sono confidenziali e non possono essere distribuite senza una precedente approvazione da parte di National Semiconductor.

# Ridurre la Capacità di Ingresso di un Convertitore Buck con il Multi-Phasing e la Sincronizzazione del Clock

di T. Hegarty, Applications Engineer, Low Voltage Power Management, National Semiconductor, Tucson AZ

## Introduzione

Questo articolo fornisce una valutazione della capacità di ingresso di un convertitore buck regolatore di tensione a canale singolo o multiplo. Il condensatore di ingresso di un convertitore buck è un componente critico della catena di potenza per le esigenze di gestione del ripple di corrente e per le specifiche sul ripple della tensione sul bus di ingresso. Viene quindi considerata la corrente rms del condensatore di ingresso ed esaminando la forma d'onda di un convertitore buck a due canali diverrà facilmente individuabile l'effetto di cancellazione del ripple e si evidenzieranno sei distinti modi di funzionamento che dipendono dall'ampiezza del duty cycle di ogni canale.

Questo articolo convalida anche i vantaggi ottenibili facendo operare più convertitori con fasi diverse tra loro. Grazie al multi-phasing interlacciato il valore rms della corrente nel condensatore di ingresso si riduce e la dimensione necessaria per il condensatore, per un dato valore richiesto sul ripple della tensione di ingresso, è minore. Questo è importante poiché la capacità del condensatore di filtro di ingresso può essere, in una topologia buck convenzionale, particolarmente elevata poiché deve fornire la corrente ac commutata dallo switch sul lato alto. I vantaggi teorici presentati vengono esemplarmente convalidati dalla realizzazione sperimentale di un convertitore buck a due fasi.

## Il Convertitore Buck a Canale Singolo

In Figura 1 appare lo schema della catena di potenza di un tipico convertitore buck con tensione e corrente di uscita  $V_o$  e  $I_o$ . I componenti vengono considerati ideali e non vengono mostrati i valori dei parametric parassiti come la resistenza in conduzione dello switch, la DCR (DC resistance) dell'induttanza, la ESR e la ESL (equivalent series inductance) del condensatore. Lo switch sul lato alto  $S_1$  viene pilotato per la durata  $t_{on}$  con un rapporto  $D$  del duty cycle dato da

$$D = \frac{t_{on}}{T_s} = \frac{V_o}{V_{in}} \quad (1)$$

Lo switch sul lato basso  $S_2$  è pilotato in modo complementare con un rapporto  $1-D$ . Entrambi gli switch operano con una frequenza di commutazione costante  $f_s = 1/T_s$ , dove  $T_s$  è il periodo di commutazione. Il filtro di uscita è costituito dall'induttanza  $L_f$  e dalla capacità  $C_f$  mentre la capacità del filtro di ingresso è denominata  $C_{in}$ . Le correnti nei condensatori di ingresso e di uscita sono  $i_{Cin}(t)$  e  $i_{Cout}(t)$ , rispettivamente, con le polarità indicate. In Figura 1 vengono anche indicate le correnti nei diversi stadi del convertitore.

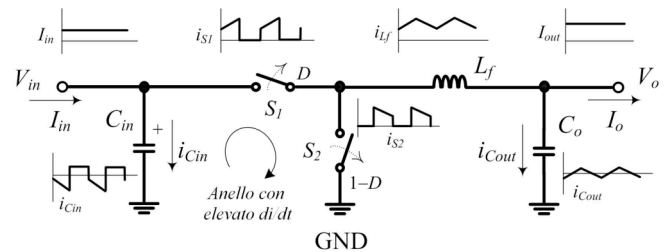


Figura 1: Stadi di Potenza del Convertitore Buck

Se si trascurano le perdite la media della corrente DC in ingresso è data da

$$I_{in} = I_o D \quad (2)$$

Si assume che la componente DC della corrente di ingresso venga fornita dalla sorgente di tensione di ingresso e che la componente AC dal condensatore del filtro di ingresso. Trascurando la corrente di ripple nell'induttanza, il condensatore di ingresso, durante il tempo  $D$  di conduzione di  $S_1$ , fornisce una corrente di ampiezza  $I_o - I_{in}$ . Viceversa, durante l'intervallo  $1-D$ , quando conduce  $S_2$ , il condensatore viene caricato da  $I_{in}$ . Con le polarità delle correnti come indicato in Figura 1, questo può essere espresso come

$$i_{Cin}(t) = \begin{cases} -(I_o - I_{in}) & 0 < t \leq DT_s \\ I_{in} & DT_s < t \leq T_s \end{cases} \quad (3)$$

Quindi il condensatore di ingresso è attraversato da una corrente a onda quadra con valore picco-picco di ampiezza pari ad  $I_o$  e ne consegue che la componente AC capacitiva della tensione di ripple risultante è una forma d'onda triangolare con ampiezza picco-picco specificata dalla equazione (4). Il massimo della tensione di ripple lo si ha al 50% del duty cycle ed è uguale a  $I_o/4f_s C_{in}$ .

$$V_{Cin\ ac, pk-pk} = \frac{I_{in}(1-D)T_s}{C_{in}} = \frac{I_o D(1-D)}{f_s C_{in}} \quad (4)$$

La valutazione del bilancio delle cariche sul condensatore di ingresso porta alla seguente espressione

$$(I_o - I_{in})D = I_{in}(1-D) \quad (5)$$

Che si reduce alla equazione (2) vista precedentemente. Il valore picco-picco della corrente di ripple nella induttanza  $\Delta i_L$  è dato da

$$\Delta i_L = I_{L\ max} - I_{L\ min} = \frac{V_o(1-D)T_s}{L_f} \quad (6)$$

pertanto il valore rms della corrente sul condensatore di ingresso è calcolabile come segue

$$I_{Cin, rms} = \sqrt{\frac{1}{T_s} \int_0^{T_s} i_{Cin}^2(t) dt} \quad (7)$$

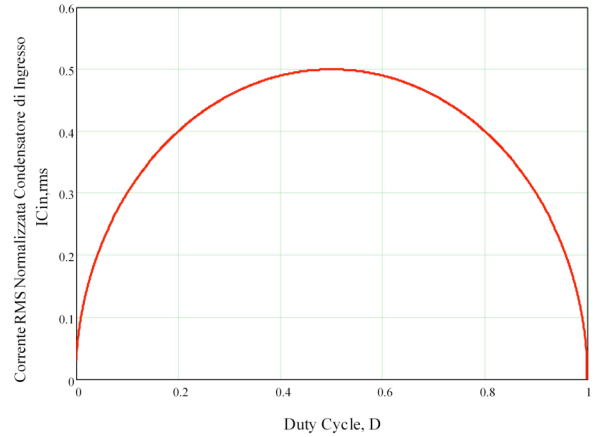
$$= \sqrt{\frac{1}{T_s} \left[ \int_0^{DT_s} \left( I_o - \frac{\Delta i_L}{2} + \frac{\Delta i_L}{DT_s} t - I_{in} \right)^2 dt + \int_{DT_s}^{T_s} I_{in}^2 dt \right]}$$

Sostituendo la (2) nella (7) e risolvendo si arriva a

$$I_{Cin, rms} = \sqrt{D \left( I_o^2(1-D) + \frac{\Delta i_L^2}{12} \right)} \quad (8)$$

Il processo di selezione del componente per il condensatore di ingresso può procedere conoscendo questo risultato, relativo al valore rms della corrente, la tensione DC necessaria e le specifiche sulla massima temperatura ambiente.

Figura 2 mostra la curva che traccia il valore di  $I_{Cin, rms}$  in funzione del duty cycle. L'asse verticale è normalizzato con riferimento ad  $I_o$ . In generale l'induttanza di filtro viene scelta in modo tale che  $\Delta i_L \sim 0,3I_o$  ed il termine  $\Delta i_L$  in equazione (8) diventi trascurabile. Perciò  $I_{Cin, rms}$  raggiunge un massimo approssimativamente pari a  $I_o/2$  al 50% del duty cycle.



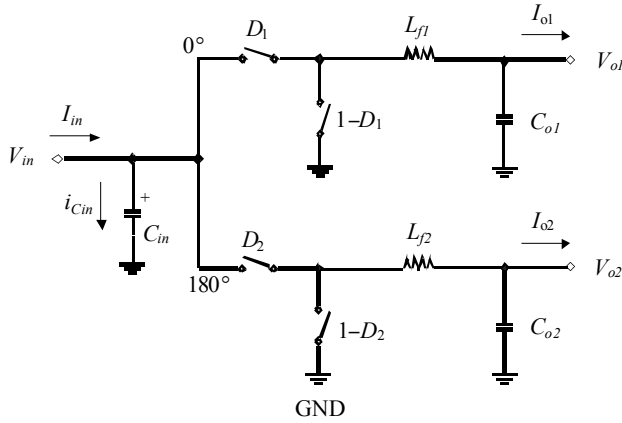
**Figura 2: Diagramma del Valore RMS Normalizzato della Corrente nel Condensatore di Ingresso in Funzione del Duty Cycle**

## Il Convertitore Buck a Due Canali

In Figura 3 viene mostrato lo schema della catena di potenza di un tipico convertitore buck a due canali con gli ingressi connessi in parallelo e le due uscite indipendenti con tensioni e correnti di uscita pari, rispettivamente a  $V_{o1}$ ,  $V_{o2}$  e  $I_{o1}$  e  $I_{o2}$ . Gli oscillatori sono sincronizzati con una differenza di fase di  $180^\circ$  per avere una commutazione PWM interfacciata. I canali sono controllati a frequenza costante  $f_s$  e duty cycle arbitrario  $D_1$  e  $D_2$  dati dalle equazioni (9).

$$D_1 = \frac{V_{o1}}{V_{in}}, D_2 = \frac{V_{o2}}{V_{in}} \quad (9)$$

Un esempio di implementazione pratica di questa topologia è l' LM26400<sup>[1]</sup> di National Semiconductor, regolatore buck asincrono con doppia uscita, ampio intervallo di ingresso e con integrato il FET del lato alto, controllo della corrente di picco e rete di compensazione interna. In alternativa l' LM201xx<sup>[2,3]</sup> è un monolitico totalmente sincrono della famiglia "switcher", che opera in corrente, che si fregia della funzionalità "sync-in/sync-out" per rendere facile l'operatività bi-fase consistente con lo schema di Figura 3. Prodotti correlati nel portafoglio di National Semiconductor sono i regolatori buck doppi LM5642 ed LM2717<sup>[4-5]</sup> ed i controllori buck sincroni LM2657, LM2633, LM2645 ed LM2648<sup>[6-9]</sup>.

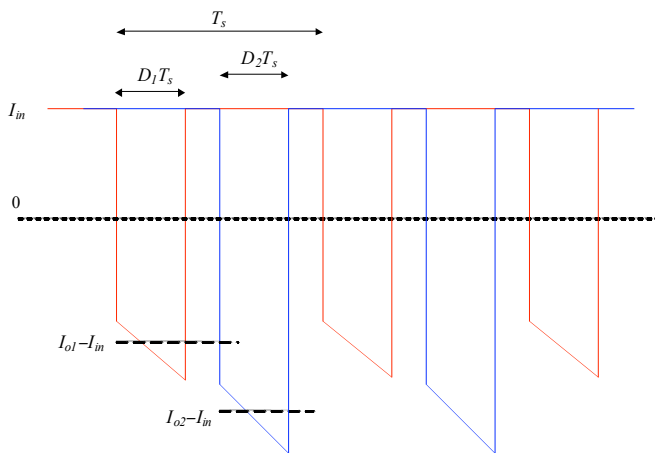


**Figura 3: Convertitore Buck con Due Canali Indipendenti**

Prendendo in considerazione la forma d'onda generale della corrente nel condensatore di ingresso di un convertitore buck a due canali è possibile derivare il suo valore rms. Nei fatti si hanno sei casi legati al valore operativo dei duty cycle  $D_1$  e  $D_2$ . Se entrambi superano il 50% le single correnti si sovrappongono. La fondamentale della frequenza del ripple è  $2f_s$  e l'ampiezza risultante della tensione di ripple sarà significativamente inferiore di quella di uno stadio buck non interlacciato.

**1.  $D_1, D_2 \leq 0.5$**

Consideriamo la forma d'onda della corrente sul condensatore di ingresso illustrate in Figura 4 per un buck a due canali che operano con duty cycle  $D_1$  e  $D_2$  minori di 0,5 e correnti di uscita  $I_{o1}$  ed  $I_{o2}$ . Ancora una volta la corrente è considerata positiva se fluisce verso il terminale positivo del condensatore. Le correnti relative ai canali 1 e 2 sono colorate rispettivamente in rosso e blue.



**Figura 4: Forme d'Onda delle Correnti sul condensatore di ingresso, duty cycle  $D_1, D_2 \leq 0.5$**

E' evidente che il valor medio della corrente di ingresso totale è la somma dei valori medi delle correnti di ingresso in ogni singolo canale e pertanto

$$I_{in} = I_{o1}D_1 + I_{o2}D_2 \quad (10)$$

La corrente nel condensatore di ingresso, trascurando la corrente di ripple nelle induttanze durante gli intervalli  $D_1$  e  $D_2$  è, rispettivamente,  $I_{o1}-I_{in}$  e  $I_{o2}-I_{in}$ . Il condensatore viene caricato da  $I_{in}$  per il tempo rimanente del periodo di commutazione  $(1-D_1-D_2)T_s$ .

$$i_{Cin}(t) = \begin{cases} -(I_{o1} - I_{in}) & 0 < t \leq D_1T_s \\ -(I_{o2} - I_{in}) & 0.5T_s < t \leq (D_2 + 0.5)T_s \\ I_{in} & D_1T_s < t \leq 0.5T_s, (D_2 + 0.5)T_s < t \leq T_s \end{cases} \quad (11)$$

Per il bilanciamento delle cariche sul condensatore di ingresso si può dire che

$$(I_{o1} - I_{in})D_1 + (I_{o2} - I_{in})D_2 = I_{in}(1 - D_1 - D_2) \quad (12)$$

Che si riduce alla espressione della corrente media di ingresso della equazione (10) vista sopra. Il valore rms della corrente sul condensatore di ingresso viene descritta nella equazione (13).

$$I_{Cin,rms} = \sqrt{\frac{1}{T_s} \left[ \int_0^{D_1T_s} [I_{o1} - I_{in}]^2 dt + \int_0^{D_2T_s} [I_{o2} - I_{in}]^2 dt + \int_{(D_1+D_2)T_s}^{T_s} I_{in}^2 dt \right]} \quad (13)$$

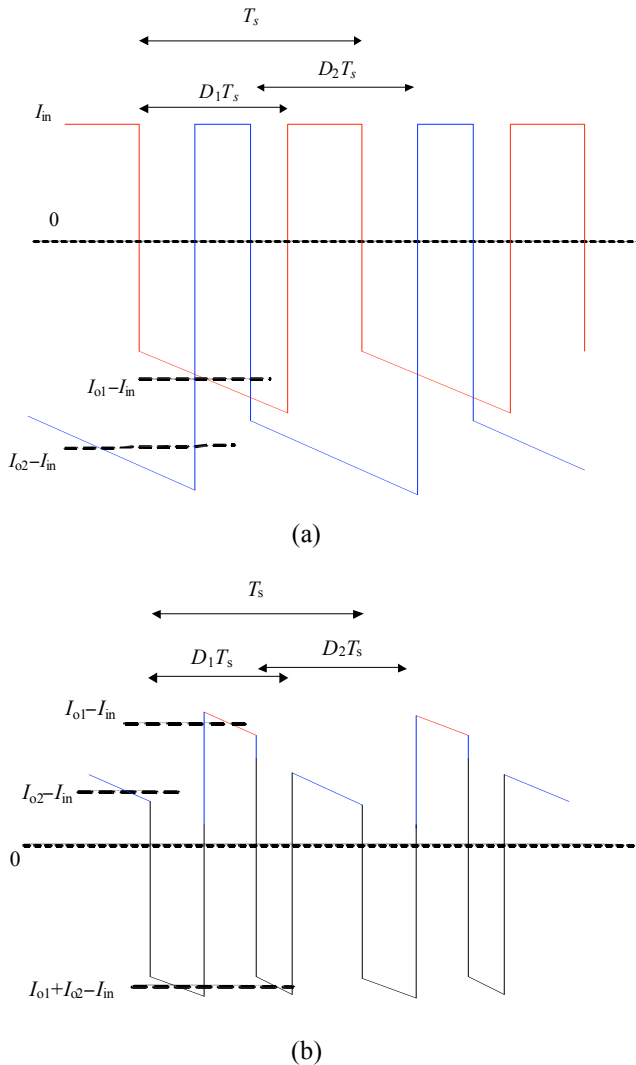
Sostituendo la (10) nella (13) e semplificando si passa al risultato della equazione (14).

$$I_{Cin,rms} \Big|_{D_1, D_2 \leq 0.5} = \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) - 2I_{o1} I_{o2} D_1 D_2} \quad (14)$$

**2.  $D_1, D_2 > 0.5$**

Similmente, quando i duty cycle  $D_1$  e  $D_2$  sono entrambi maggiori di 0,5, I componenti della corrente nel condensatore di ingresso sono mostrati in Figura 5(a) e dati da

$$i_{Cin}(t) = \begin{cases} (I_{o1} - I_{in}) & (D_2 - 0.5)T_s < t \leq 0.5T_s \\ (I_{o2} - I_{in}) & D_1T_s < t \leq T_s \\ -(I_{o1} + I_{o2} - I_{in}) & 0 < t \leq (D_2 - 0.5)T_s, 0.5T_s < t \leq D_1T_s \end{cases} \quad (15)$$



**Figura 5: Componenti (a) e Forme d'Onda (b) della Corrente nel Condensatore di Ingresso; per  $D_1, D_2 > 0.5$**

La sommatoria di queste componenti dà la corrente effettiva del condensatore di ingresso come rappresentata in Figura 5(b). Il valore rms di questa corrente è

$$I_{Cin,rms} = \sqrt{\frac{1}{T_s} \left[ \int_{0.5T_s}^{0.5T_s} [I_{o1} - I_{in}]^2 dt + \int_{(D_1-0.5)T_s}^{0.5T_s} [I_{o2} - I_{in}]^2 dt + \int_{0.5T_s}^{D_1T_s} [I_{o1} + I_{o2} - I_{in}]^2 dt + \int_{0.5T_s}^{0.5T_s} [I_{o1} + I_{o2} - I_{in}]^2 dt \right]} \quad (16)$$

Sostituendo la (10) e semplificando si ottiene la soluzione espressa dalla equazione (17).

$$I_{Cin,rms}|_{D_1, D_2 > 0.5} = \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) - 2I_{o1} I_{o2} [(1 - D_1)(1 - D_2)]} \quad (17)$$

Se  $D_1=D_2=0.5$ , allora le equazioni (14) e (17) forniscono lo stesso risultato, più precisamente  $I_{Cin,rms} = 0.5(I_{o1} - I_{o2})$ . Quindi il valore rms della corrente nel condensatore di ingresso è zero se i duty cycle sono entrambi al 50% e le correnti di uscita sono uguali. Come prima la fondamentale della frequenza di ripple è  $2f_s$  e il beneficio che si ricava dalla cancellazione della corrente di ripple è che viene richiesta una minore capacità di ingresso.

La casistica più generale prevede di dover considerare quattro condizioni operative aggiuntive. Due casi si hanno quando  $D_1$  è inferiore a 0,5,  $D_2$  è superiore a 0,5, e  $(D_2-0,5)$  è superiore o inferiore a  $D_1$ . Gli altri due casi si realizzano quando  $D_2$  è minore di 0,5,  $D_1$  è maggiore di 0,5, e  $(D_1-0,5)$  è maggiore oppure minore di  $D_2$ .

3.  $D_1 \leq 0,5, D_2 > 0,5, (D_2-0,5) < D_1$

4.  $D_1 \leq 0,5, D_2 > 0,5, (D_2-0,5) \geq D_1$

Le forme d'onda delle correnti applicabili sono tracciate in Figura 6 e Figura 7. I componenti della corrente nel condensatore di ingresso, il calcolo del valore rms e la soluzione per sostituzione della (10) sono forniti, con riferimento ai casi 3 e 4 rispettivamente dalle espressioni (18) e (19).

$$i_{Cin}(t) = \begin{cases} -(I_{o1} + I_{o2} - I_{in}) & 0 < t \leq (D_2 - 0.5)T_s \\ (I_{o1} - I_{in}) & (D_2 - 0.5)T_s < t \leq D_1T_s \\ I_{in} & D_1T_s < t \leq 0.5T_s \\ (I_{o2} - I_{in}) & 0.5T_s < t \leq T_s \end{cases}$$

$$I_{Cin,rms} = \sqrt{\frac{1}{T_s} \left[ \int_{(D_2-0.5)T_s}^{D_1T_s} [I_{o1} - I_{in}]^2 dt + \int_0^{0.5T_s} [I_{o2} - I_{in}]^2 dt + \int_{0.5T_s}^{D_1T_s} [I_{o1} + I_{o2} - I_{in}]^2 dt + \int_{D_1T_s}^{0.5T_s} I_{in}^2 dt \right]} = \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) - 2I_{o1} I_{o2} [0.5 - D_2 (1 - D_1)]} \quad (18)$$

$$i_{Cin}(t) = \begin{cases} -(I_{o1} + I_{o2} - I_{in}) & 0 < t \leq D_1 T_s \\ (I_{o2} - I_{in}) & D_1 T_s < t \leq (D_2 - 0.5) T_s \\ I_{in} & (D_2 - 0.5) T_s < t \leq 0.5 T_s \\ (I_{o2} - I_{in}) & 0.5 T_s < t \leq T_s \end{cases}$$

$$I_{Cin,rms} = \sqrt{\frac{1}{T_s} \left[ \int_{D_1 T_s}^{D_2 T_s} [I_{o2} - I_{in}]^2 dt + \int_0^{D_1 T_s} [I_{o1} + I_{o2} - I_{in}]^2 dt + \int_{D_2 T_s}^{T_s} I_{in}^2 dt \right]}$$

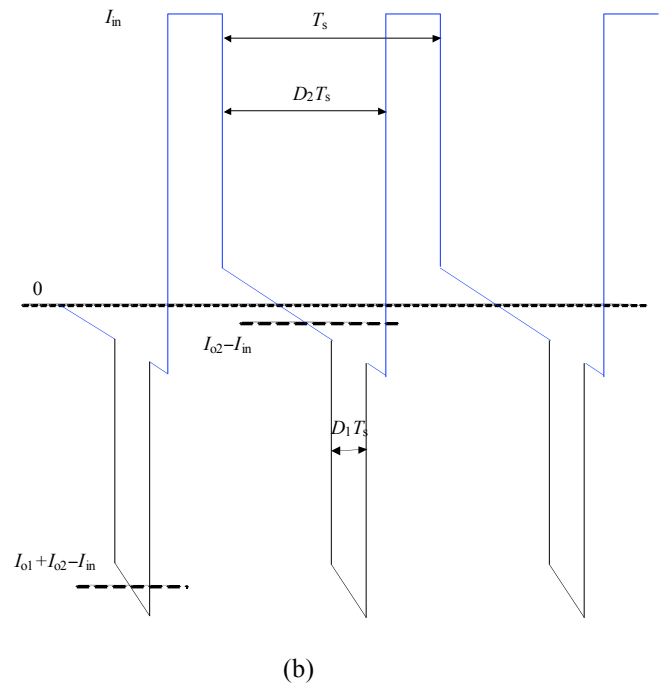
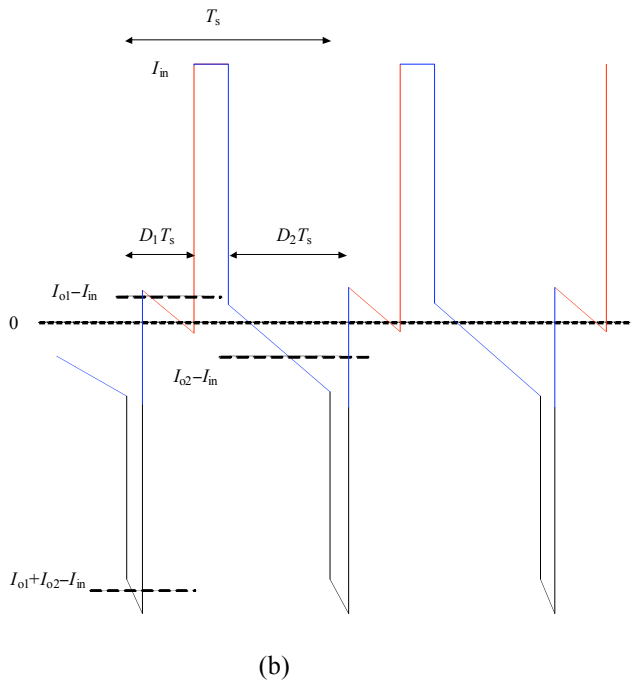
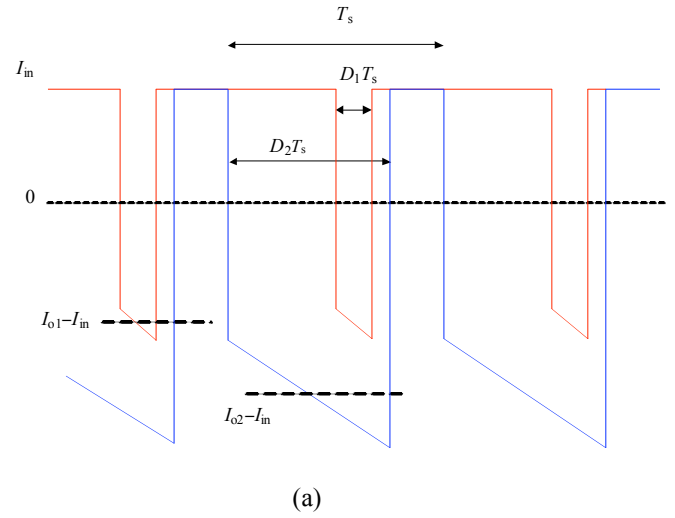
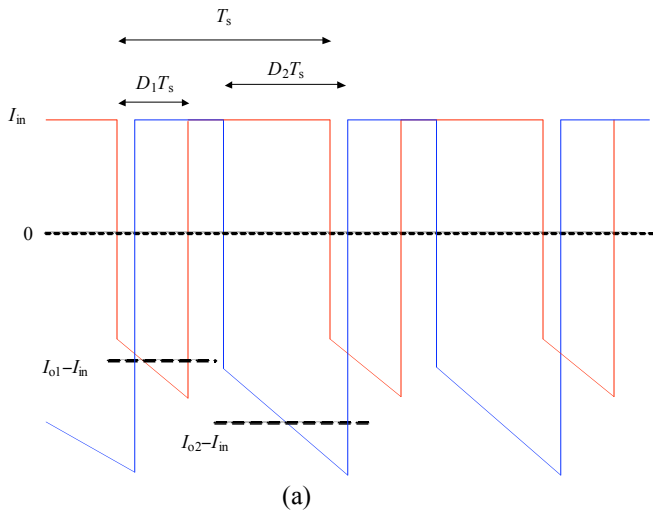
$$= \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) + 2 I_{o1} I_{o2} D_1 (1 - D_2)}$$

(19)

5.  $D_1 > 0.5, D_2 \leq 0.5, (D_1 - 0.5) < D_2$

6.  $D_1 > 0.5, D_2 \leq 0.5, (D_1 - 0.5) \geq D_2$

Il risultato per le condizioni 5 e 6 può essere ottenuto scambiando  $D_1$  e  $D_2$  nelle equazioni (18) e (19). La rappresentazione completa di  $I_{Cin,rms}$  che tiene in considerazione tutti gli scenari dei duty cycle a cui si è fatto riferimento finora sono presentati nella equazione (20).



**Figura 6: Componenti (a) e Forme d'Onda (b) della Corrente nel Condensatore di Ingresso; per  $D_1 \leq 0.5$ ,  $D_2 > 0.5$ ,  $(D_2 - 0.5) < D_1$**

**Figura 7: Componenti (a) e Forme d'Onda (b) della Corrente nel Condensatore di Ingresso; per  $D_1 \leq 0.5$ ,  $D_2 > 0.5$ ,  $(D_2 - 0.5) \geq D_1$**

$$I_{Cin,rms}(I_{o1}, I_{o2}, D_1, D_2) = \begin{cases} \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) - 2 I_{o1} I_{o2} D_1 D_2} & \text{if } D_1 \leq 0.5 \text{ and } D_2 \leq 0.5 \\ \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) - 2 I_{o1} I_{o2} [(1 - D_1)(1 - D_2)]} & \text{if } D_1 > 0.5 \text{ and } D_2 > 0.5 \\ \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) - 2 I_{o1} I_{o2} [0.5 - D_2(1 - D_1)]} & \text{if } D_1 \leq 0.5 \text{ and } D_2 > 0.5 \text{ and } (D_2 - 0.5) < D_1 \\ \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) + 2 I_{o1} I_{o2} D_1 (1 - D_2)} & \text{if } D_1 \leq 0.5 \text{ and } D_2 > 0.5 \text{ and } (D_2 - 0.5) \geq D_1 \\ \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) - 2 I_{o1} I_{o2} [0.5 - D_1(1 - D_2)]} & \text{if } D_2 \leq 0.5 \text{ and } D_1 > 0.5 \text{ and } (D_1 - 0.5) < D_2 \\ \sqrt{I_{o1}^2 D_1 (1 - D_1) + I_{o2}^2 D_2 (1 - D_2) + 2 I_{o1} I_{o2} D_2 (1 - D_1)} & \text{if } D_2 \leq 0.5 \text{ and } D_1 > 0.5 \text{ and } (D_1 - 0.5) \geq D_2 \end{cases} \quad (20)$$

Solitamente le tensioni di uscita del convertitore sono fissate mentre la tensione di ingresso è variabile su un certo intervallo. Quindi, se il parametro definito come  $y=D_2/D_1=V_{o2}/V_{o1}$  è costante<sup>[6]</sup>, allora, per differenza, il caso pessimo per il valore rms della corrente sul condensatore di ingresso si ha con

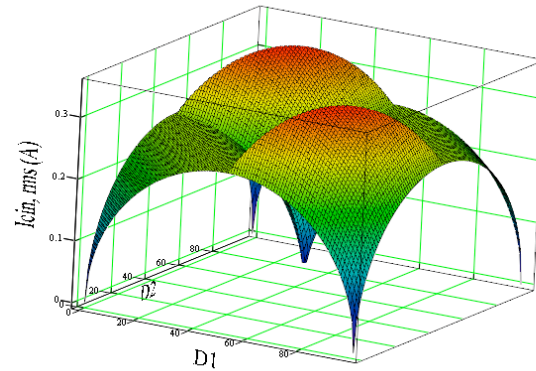
$$D_1 = \begin{cases} \frac{I_{o1}^2 + I_{o2}^2 y}{2(I_{o1} + I_{o2} y)^2} & \text{if } D_1 \leq 0.5 \text{ and } D_2 \leq 0.5 \\ \frac{I_{o1}^2 + I_{o2}^2 y + 2I_{o1}I_{o2}(1+y)}{2(I_{o1} + I_{o2} y)^2} & \text{if } D_1 > 0.5 \text{ and } D_2 > 0.5 \\ \frac{I_{o1}^2 + I_{o2}^2 y + 2I_{o1}I_{o2}y}{2(I_{o1} + I_{o2} y)^2} & \text{if } \begin{cases} D_1 \leq 0.5 \text{ and } D_2 > 0.5 \text{ and } (D_2 - 0.5) < D_1 \\ \text{or} \\ D_2 \leq 0.5 \text{ and } D_1 > 0.5 \text{ and } (D_1 - 0.5) \geq D_2 \end{cases} \\ \frac{I_{o1}^2 + I_{o2}^2 y + 2I_{o1}I_{o2}}{2(I_{o1} + I_{o2} y)^2} & \text{if } \begin{cases} D_1 \leq 0.5 \text{ and } D_2 > 0.5 \text{ and } (D_2 - 0.5) \geq D_1 \\ \text{or} \\ D_2 \leq 0.5 \text{ and } D_1 > 0.5 \text{ and } (D_1 - 0.5) < D_2 \end{cases} \end{cases} \quad (21)$$

Potrebbero essere necessarie alcune iterazioni prima di ottenere il duty cycle del caso pessimo e quindi il punto operative della tensione di ingresso. E' anche significativo calcolare il risultato con un canale a pieno carico e l'altro a vuoto utilizzando l'equazione (8).

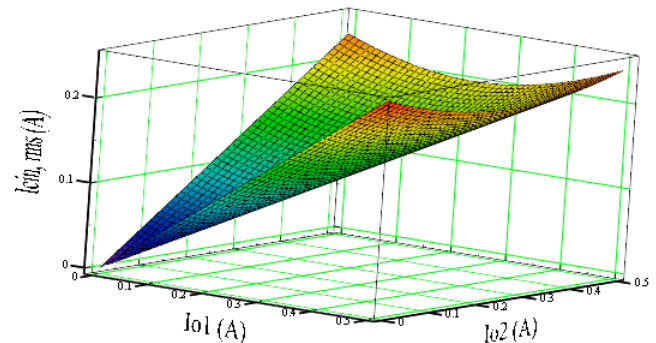
La Figura 8 mostra un grafico 3D di  $I_{Cin,rms}$  con  $D_1$  e  $D_2$  come variabili assumendo che ogni canale sia ugualmente caricato e che la corrente di uscita totale sia di 1A, ovvero di 0,5A per ogni fase. Da notare che il minimo della funzione lo si ha con  $D_1=D_2=0,5$ . E' anche evidente che il valore più elevato del valore rms della corrente in Figura 8 è rappresentato dalle aree colorate di rosso che coincidono con la linea definita da  $|D_1 - D_2|=0,5$ . Il picco del valore rms della corrente si ha con la coppia di duty cycle  $\{D_1, D_2\}=\{0.25, 0.75\}$  e  $\{D_1, D_2\}=\{0.75, 0.25\}$  tali che

$$I_{Cin,rms} |_{\max} = \frac{I_o}{2\sqrt{2}} \quad (22)$$

In alternative Figura 9 mostra un grafico 3D dove i duty cycle  $D_1$  e  $D_2$  sono definiti come fissi rispettivamente ai valori 0,45 e 0,70. Le correnti di uscita  $I_{o1}$  ed  $I_{o2}$  sono variabili tra 0A e 0,5A. Si nota ancora il risultato che a  $I_{o1} = I_{o2}$  si ha la massimizzazione dei benefici della cancellazione delle correnti di ripple. Appare anche evidente che i valori rms della corrente sono elevate quando un canale è completamente caricato mentre l'altro è senza carico. Questo è sostanzialmente lo stesso risultato che ci si aspetterebbe con un convertitore buck a fase singola.



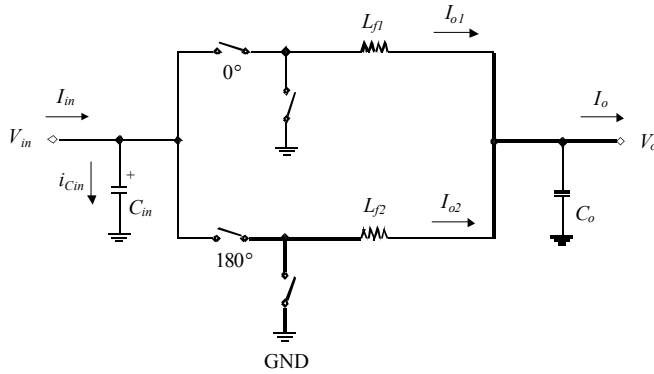
**Figura 8: Valore RMS Normalizzato della Corrente del Condensatore di Ingresso in un Convertitore Buck a due Canali con i Duty Cycle come Parametri**



**Figura 9: Valore RMS Normalizzato della Corrente del Condensatore di Ingresso in un Convertitore Buck a due Canali con le Correnti di Uscita come Parametri**

## Convertitore Buck Multi-Fase Interlacciato

Facendo un passo ulteriore in questa analisi consideriamo il caso in cui le uscite siano connesse, come mostrato in Figura 10 così che  $D_1=D_2=D$ .



**Figura 10: Convertitore Buck Bi-Phase Interlacciato**

Se si assume che per effetto dell'interlacciamento si abbia una distribuzione ideale della corrente così che  $I_{o1}=I_{o2}=0,5I_o$  e dati i clock sincronizzati con una differenza di fase di  $180^\circ$ , allora le equazioni (14) e (17) possono essere espresse come illustrato nella (23).

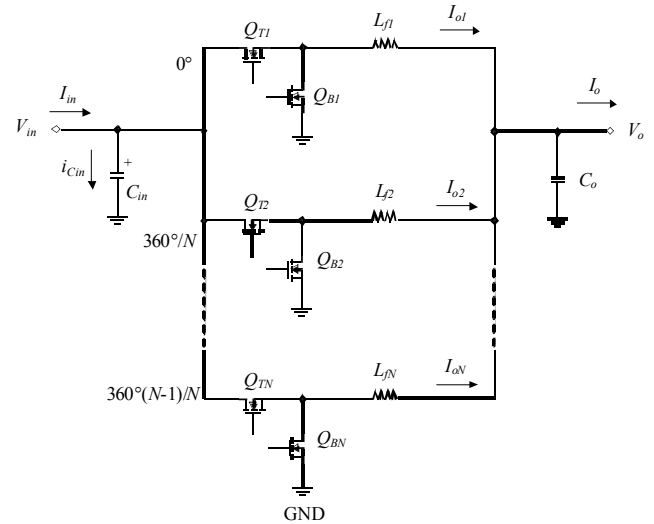
$$I_{Cin,rms} = \begin{cases} I_o \sqrt{D(0.5-D)} & \text{if } D \leq 0.5 \\ I_o \sqrt{(1-D)(D-0.5)} & \text{if } D > 0.5 \end{cases} \quad (23)$$

Se le correnti di ripple nelle induttanze sono uguali si può derivare l'equazione (24). Comunque l'extra termine dovuto a  $\Delta i_L$  è solitamente, se si adottano i criteri standard di selezione delle induttanze, insignificante.

$$I_{Cin,rms} = \begin{cases} \sqrt{D \left( I_o^2 (0.5-D) + \frac{\Delta i_L^2}{6} \right)} & \text{if } D \leq 0.5 \\ \sqrt{I_o^2 (1-D)(D-0.5) + \Delta i_L^2 \left( \frac{6D^3 - 6D^2 + 1}{12D^2} \right)} & \text{if } D > 0.5 \end{cases} \quad (24)$$

In Figura 11 è disegnato un convertitore buck multi-fase interlacciato con  $N$  fasi. Gli oscillatori sono sincronizzati così che lo spostamento di fase tra due fasi adiacenti è di  $360^\circ/N$ . Questi circuiti multi-fase interlacciati sono la condizione sine qua non nelle applicazioni di server e computer del tipo VRM/VRD dove sono richieste correnti di uscita elevate con veloce risposta ai transitori e tensioni di uscita con margini molto ristretti.

Gli interruttori sono implementati usando MOSFET a canale N, sia sul lato alto che sul lato basso, denominati rispettivamente  $Q_{T1}, Q_{T2}, \dots, Q_{TN}$  and  $Q_{B1}, Q_{B2}, \dots, Q_{BN}$ . Per simmetria  $L_{f1} = L_{f2} = \dots = L_{fN}$ . In generale i duty cycle e le correnti di uscita di ogni stadio sono uguali e date dalla (25).



**Figura 11: Convertitore Buck Sincrono ad N-Fasi Interlacciate**

La corrente media di ingresso è la somma delle correnti medie di ingresso di ogni singola fase.

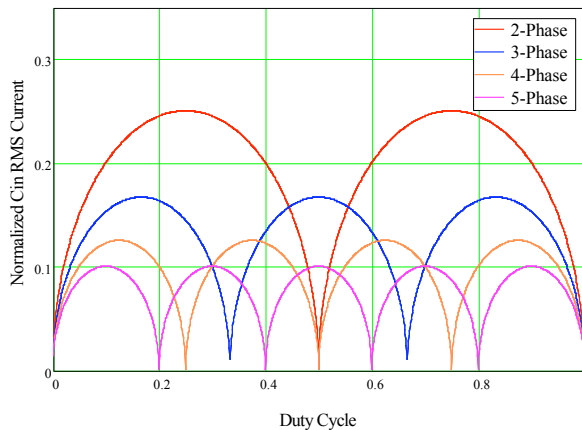
$$\begin{aligned} D_1 = D_2 = \dots = D_N = D &= \frac{V_o}{V_{in}} \\ I_{o1} = I_{o2} = \dots = I_{oN} &= \frac{I_o}{N} \\ I_{in} &= \sum_N I_{oN} D = I_o D \end{aligned} \quad (25)$$

La fondamentale della frequenza di ripple all'ingresso e all'uscita è  $Nf_s$ . In questo caso il valore rms della corrente nel condensatore di ingresso può essere sinteticamente espresso dalla equazione (26) dove  $m = \text{floor}(N \cdot D)$  e la funzione "floor" ritorna il valore intero inferiore all'argomento.

$$I_{Cin,rms} = I_o \sqrt{\left( D - \frac{m}{N} \right) \left( \frac{m+1}{N} - D \right)} \quad (26)$$

Il grafico di Figura 12 mostra il valore rms normalizzato della corrente nel condensatore di ingresso per due a cinque fasi interlacciate. Il risultato è normalizzato per  $I_o = 1A$ . Il minimo di  $I_{Cin,rms}$  appare per i valori critici del duty cycle dati dalla equazione (27).

$$D_{crit} \Big|_{I_{Cin,rms}(\min)} = \frac{1}{N}, \frac{2}{N}, \dots, \frac{N-1}{N} \quad (27)$$



**Figura 12: Valore RMS normalizzato della Corrente del Condensatore di Ingresso per un Convertitore Buck Interlacciato ( $N = 2, 3, 4, 5$ )**

Da notare che, in pratica, il valore rms minimo non sarà a zero per ad una componente residua attribuibile alla corrente di ripple nell'induttanza. Il picco di  $I_{Cin,rms}$  avviene ai valori dei duty cycle dati dalla (28). In generale,  $I_{Cin,rms}$  sarà al minimo o al massimo se la somma dei duty cycle eguaglia 1,0 or 0,5, rispettivamente.

$$D_{crit} \Big|_{I_{Cin,rms(max)}} = \frac{1}{2N}, \frac{3}{2N}, \dots, \frac{2N-1}{2N} \quad (28)$$

$$I_{Cin,rms(max)} = \frac{I_o}{2N}$$

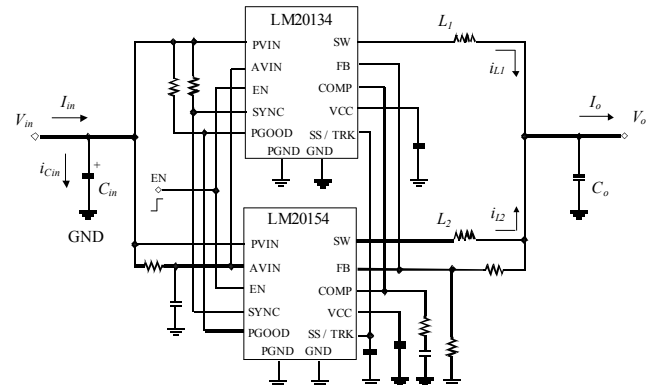
Se, per una certa applicazione, il duty cycle è noto o dove ci si aspettino piccole variazioni della tensione di ingresso, allora è possibile scegliere  $N$ , con riferimento alla equazione (27), così che il valore rms della corrente nel condensatore di ingresso sia sostanzialmente annullato.

Concordemente, un regolatore buck multi-fase può essere definito con un condensatore di ingresso drammaticamente ridotto con riferimento al costo, dimensioni, profile e spazio occupato sul PCB. Inoltre la dissipazione di potenza nella ESR si riduce il che diminuisce l'auto-riscaldamento prolungando la vita del condensatore. Infine vengono minimizzate le rapide variazioni di correnti elevate e le EMI correlate e poichè fondamentale della frequenza del ripple è più elevata, il filtro EMI è più piccolo e meno costoso da realizzare.

## Risultati Sperimentali

I benefici dell'interlacciamento sono stati valutati sperimentalmente progettando una scheda mettendo in parallelo un LM20134<sup>[2]</sup> ed un LM20154<sup>[3]</sup>, regolatori

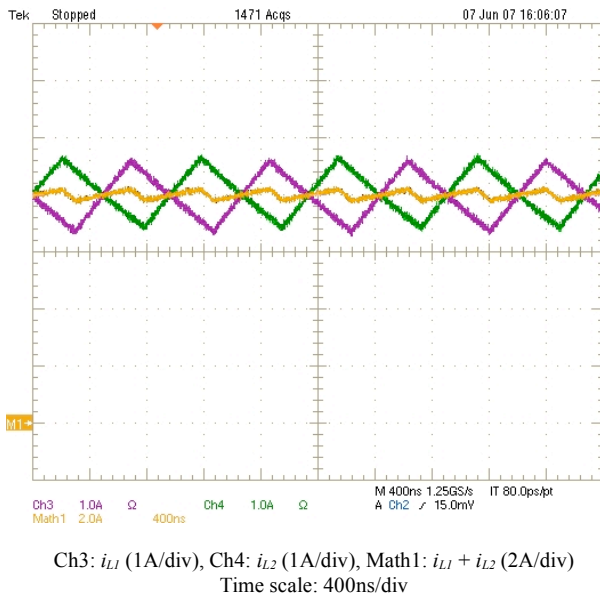
buck sincroni da 4A in modo corrente di National Semiconductor. L' LM20134 e l' LM20154 sono equipaggiati della funzione di sincronizzazione<sup>[2,3]</sup> con i pin sync-in e sync-out, rispettivamente. La configurazione parallela implementata secondo lo schema di Figura 13, è in grado di fornire una uscita di 8A.



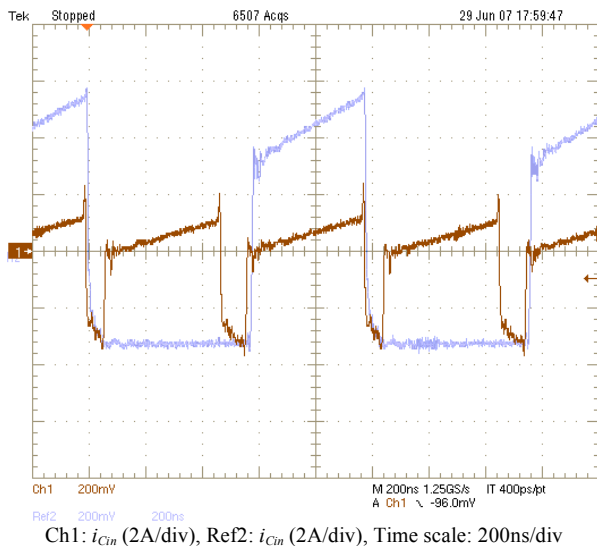
**Figura 13: Schema del Circuito Regolatore Buck Interlacciato con LM20134 / LM20154**

Il pin sync-in dell' LM20134 e il pin sync-out dell' LM20154 sono collegati tra loro. Quindi l' LM20154 agisce come master fornendo un impulso di sincronizzazione che impone all' LM20134 slave di operare con una differenza di fase di 180°. La frequenza di commutazione di 1MHz è governata dalla frequenza del clock dell' LM20154. Oltre a questo i rispettivi pin FB, COMP, SS/TRK, PGOOD, AVIN, ed EN di ognuno dei regolatori sono collegati tra loro.

Figura 14 mostra le correnti individuali nelle induttanze e la corrente totale di uscita non filtrate con le condizioni circuitali operative impostate a  $V_{in} = 4,5V$ ,  $V_o = 1,8V$  e  $I_o = 8A$ . Le correnti sono state misurate con le sonde di corrente Tektronix TCP202 50MHz. Con un duty cycle del 45% è immediata osservare la cancellazione delle correnti di ripple e la componente a 2MHz della frequenza del ripple.



**Figura 14: Correnti nelle Induttanze e Corrente Totale di Uscita (non filtrata) di un Regolatore Buck Interfacciato con LM20134 / LM20154**



**Figura 15: Comparazione delle Correnti nel Condensatore di Ingresso di un Regolatore Buck: (a) LM20134 / LM20154, traccia blue; (b) LM20154 / LM20154, traccia marrone**

Figura 15 mostra la corrente sul condensatore di ingresso alle stesse condizioni operative circuitali. La misura è stata ottenuta usando un trasformatore di corrente con bassa induttanza di dispersione per minimizzare l'impedenza di inserzione. Il rapporto spire del trasformatore di misura e la resistenza di carico è di  $5\Omega$ . La stessa misura è stata eseguita quando due regolatori LM20154 operano in fase tra loro. Come ci si attendeva

si ha una sostanziale riduzione della corrente di ripple nel caso del circuito operante in interlacciato rispetto al caso del funzionamento in fase.

## Sommario

L'articolo commenta i vantaggi associati all'operare convertitori multipli fuori fase l'uno rispetto all'altro. Applicando un interlacciamento multi-fase in un convertitore buck il valore rms della corrente di ingresso si riduce in modo drammatico, la frequenza effettiva scala verso l'alto ed il condensatore di ingresso è più piccolo. Si sono derivate le equazioni dei valor rms delle correnti sul condensatore di ingresso nello stadio di potenza di un convertitore buck a due canali interlacciati. Si è poi impiegato un prototipo sperimentale di regolatore buck a due fasi con la capacità di sincronizzazione per confermare i vantaggi dell'interlacciamento.

## Riferimenti

- [1] National Semiconductor, LM26400Y Dual 2A, 500kHz Wide Input Range Buck Regulator Datasheet, <http://www.national.com/pf/LM/LM26400Y.html>
- [2] National Semiconductor, LM20134 Datasheet, <http://www.national.com/pf/LM/LM20134.html>
- [3] National Semiconductor, LM20154 Datasheet, <http://www.national.com/pf/LM/LM20154.html>
- [4] National Semiconductor, LM5642 Dual Synchronous Buck Regulator Datasheet, <http://www.national.com/pf/LM/LM5642.html>
- [5] National Semiconductor, LM2717-ADJ Dual Step-Down DC/DC Converter Datasheet, <http://www.national.com/pf/LM/LM2717-ADJ.html>
- [6] National Semiconductor, LM2657 Dual Synchronous Buck Controller Datasheet, <http://www.national.com/pf/LM/LM2657.html>
- [7] National Semiconductor, LM2633 Advanced Two-Phase Synchronous Triple Regulator Controller for Notebook CPUs Datasheet, <http://www.national.com/pf/LM/LM2633.html>
- [8] National Semiconductor, LM2645 Advanced Two-Phase Switching Controller with Two Linear Outputs Datasheet, <http://www.national.com/pf/LM/LM2645.html>
- [9] National Semiconductor, LM2648 Two-Phase, Synchronous Step-Down 3-Channel Switching Regulator Controller Datasheet, <http://www.national.com/pf/LM/LM2648.html>